

## PROCESSOR FOR CONTROL

**Publication number:** JP8305420

**Publication date:** 1996-11-22

**Inventor:** KATAYAMA HIROSHI; KAYANO MITSUO; WATABE MITSURU; ICHIHASHI TETSUYA; SASAKI SHOJI

**Applicant:** HITACHI LTD; HITACHI AUTOMOTIVE ENG

**Classification:**

- International: F02P5/15; F02D45/00; G05B19/05; G06F15/78; F02P5/15; F02D45/00; G05B19/05; G06F15/76; (IPC1-7): G05B19/05; F02D45/00; F02P5/15; G06F15/78

- European:

**Application number:** JP19950112824 19950511

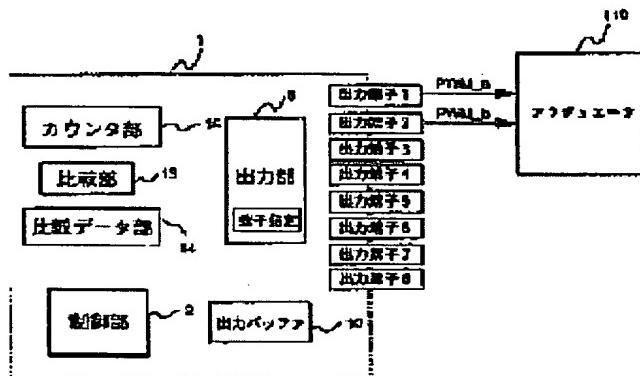
**Priority number(s):** JP19950112824 19950511

[Report a data error here](#)

### Abstract of JP8305420

**PURPOSE:** To provide a processor for control with which a timer output function can be utilized for a wide range and the entire body can be inexpensively constituted by enabling timer output processing more than the number of built-in timers and freely setting an output terminal.

**CONSTITUTION:** A processor 1 for control is composed of a counter part 16 for performing counting up in a fixed cycle, comparative data part 14 for storing data compared with a count value, comparator part 15 for comparing the count value with the comparative data, output part 8 for setting the output terminal and an output value, output buffer 10 for storing the output value and output terminal data of the output part 8, and control part 2 for controlling these parts.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-305420

(43)公開日 平成8年(1996)11月22日

(51)Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 05 B 19/05			G 05 B 19/05	L
F 02 D 45/00	3 7 4		F 02 D 45/00	3 7 4 Z
F 02 P 5/15			G 06 F 15/78	5 1 0 G
G 06 F 15/78	5 1 0		F 02 P 5/15	A

審査請求 未請求 請求項の数18 OL (全24頁)

(21)出願番号 特願平7-112824	(71)出願人 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22)出願日 平成7年(1995)5月11日	(71)出願人 株式会社日立カーエンジニアリング 茨城県ひたちなか市高場2477番地
	(72)発明者 片山 博 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
	(72)発明者 萱野 光男 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
	(74)代理人 弁理士 小川 勝男 最終頁に続く

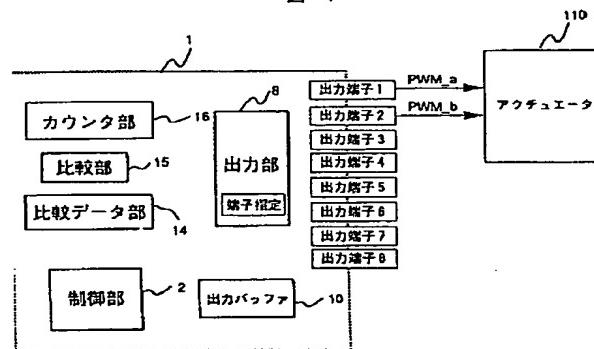
(54)【発明の名称】 制御用処理装置

(57)【要約】

【目的】内蔵するタイマ本数以上のタイマ出力処理を可能とし、且つ、出力端子を自在に設定できるようにすることにより、タイマ出力機能を広範に利用できるようになるとともに、全体を安価な構成とすることができる、制御用処理装置を提供すること。

【構成】制御用処理装置1は、一定周期でカウントアップするカウンタ部16と、カウント値と比較するデータを記憶する比較データ部14と、カウント値と比較データを比較する比較部15と、出力端子と出力値を設定できる出力部8と、前記出力部8の出力値と出力端子データを記憶する出力バッファ10と、これらを制御する制御部2で構成される。

図 1



## 【特許請求の範囲】

【請求項1】一定周波数のパルスをカウントするカウンタ部と、前記カウンタ部と比較する比較データを記憶する比較データ部と、前記カウンタ部と比較データを比較する比較部と、出力端子と出力値を指定できる出力部と、それらを制御する制御部を持つ制御用処理装置において、

前記制御部は、前記比較部の一致条件が成立したとき、前記出力部の出力端子と出力値を設定することを特徴とする制御用処理装置。

【請求項2】請求項1に記載の制御用処理装置において、前記出力部の出力信号が少なくとも1本以上のPWMパルス信号であることを特徴とする制御用処理装置。

【請求項3】請求項2に記載の制御用処理装置において、前記PWMパルスの周期とデューティの指令が一定の場合でも、前記PWMパルスの周期がランダムに変化することを特徴とする制御用処理装置。

【請求項4】請求項3に記載の制御用処理装置において、n(nは2以上の整数)周期のPWM周期の平均が一定であることを特徴とする制御用処理装置。

【請求項5】請求項2に記載の制御用処理装置において、PWMパルスの立上げ時刻が優先順位の高い処理のために遅れた場合、遅れた量だけ次の立下げ時刻を遅らせることを特徴とする制御用処理装置。

【請求項6】請求項2に記載の制御用処理装置において、PWMパルスの立下げ時刻が優先順位の高い処理のために遅れた場合、遅れた量だけ次の立上げ時刻を遅らせることを特徴とする制御用処理装置。

【請求項7】請求項1に記載の制御用処理装置において、前記出力部の出力信号が少なくとも1本以上の自動車用エンジンの燃料噴射パルス信号であることを特徴とする制御用処理装置。

【請求項8】請求項1に記載の制御用処理装置において、前記出力部の出力信号が少なくとも1本以上の自動車用エンジンの点火パルス信号であることを特徴とする制御用処理装置。

【請求項9】演算処理を行うCPUと、制御プログラムを格納するROMと、データの書き込み及び読み出し可能なRAMと、内部クロックまたは外部入力パルス周期でカウントアップするフリーランニングカウンタと、前記フリーランニングカウンタと比較する比較レジスタと、前記フリーランニングカウンタと前記比較レジスタを比較し一致した時に割り込みを発生させる比較器と、出力端子と出力値を設定できる出力ポート手段とを有する1チップマイクロコンピュータからなる制御用処理装置において、前記CPUは、前記比較器の一致条件が成立したとき、前記出力ポート手段の出力端子と出力値を設定することを特徴とする制御用処理装置。

【請求項10】請求項9に記載の1チップマイクロコン

ピュータにおいて、前記出力ポート手段の出力信号が少なくとも1本以上のPWMパルス信号であることを特徴とする制御用処理装置。

【請求項11】請求項10に記載の1チップマイクロコンピュータにおいて、前記PWMパルスの周期とデューティの指令が一定の場合でも、前記PWMパルスの周期がランダムに変化することを特徴とする制御用処理装置。

【請求項12】請求項11に記載の1チップマイクロコンピュータにおいて、n(nは2以上の整数)周期のPWM周期の平均が一定であることを特徴とする制御用処理装置。

【請求項13】請求項10に記載の1チップマイクロコンピュータにおいて、前記PWMパルスの立上げ時刻が優先順位の高い処理のために遅れた場合、遅れた量だけ次の立下げ時刻を遅らせることを特徴とする制御用処理装置。

【請求項14】請求項10に記載の1チップマイクロコンピュータにおいて、前記PWMパルスの立下げ時刻が優先順位の高い処理のために遅れた場合、遅れた量だけ次の立上げ時刻を遅らせることを特徴とする制御用処理装置。

【請求項15】請求項9に記載の1チップマイクロコンピュータにおいて、前記出力ポート手段の出力信号が少なくとも1本以上の自動車用エンジンの燃料噴射パルス信号であることを特徴とする制御用処理装置。

【請求項16】請求項9に記載の1チップマイクロコンピュータにおいて、前記出力ポート手段の出力信号が少なくとも1本以上の自動車用エンジンの点火パルス出力をを行うことを特徴とする制御用処理装置。

【請求項17】請求項1に記載の制御用処理装置において前記制御部はCPUであり、前記CPUのクロック周波数が、20MHz以上であることを特徴とする制御用処理装置。

【請求項18】エンジンと自動変速機とこれらを制御する処理装置を備えた自動車制御システムにおいて、前記処理装置に請求項1～17のいずれかの制御用処理装置を用いたことを特徴とする自動車制御システム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、高速マイクロコンピュータを有する制御用処理装置に係り、特に、多車種対応、装着の容易性、低価格化を必要とする制御用処理装置に関する。

## 【0002】

【従来の技術】従来、自動車に用いられる制御用処理装置において、例えば、エンジン制御の場合、エンジンの気筒数、付属するセンサの構成などがあると、制御装置は、制御するそれぞれのエンジンに最適なI/O構成(タイマやカウンタ、アナログ入出力端子数など)を持

つマイクロコンピュータを選別して用いていた。この種の装置としては、例えば特公平3-40277号が公報に記載されている。

### 【0003】

【発明が解決しようとする課題】前記の如き従来の制御用処理装置にあっては、エンジンの種類によってI/O構成の異なるマイクロコンピュータが必要である。従って、小量多品種の生産を行う場合制御装置の標準化が困難で、コストが上昇する問題点があった。

【0004】本発明は、このような問題に鑑みてなされたもので、その目的は、内蔵するタイマ本数以上のタイマ出力処理を可能とし、且つ、出力端子を自在に設定できるようにすることにより、タイマ出力機能を広範に利用できるようにするとともに、全体を安価な構成とすることができる、制御用処理装置を提供することにある。

### 【0005】

【課題を解決するための手段】上記目的は周波数のパルスをカウントするカウンタ部と、前記カウンタ部と比較する比較データを記憶する比較データ部と、前記カウンタ部と比較データを比較する比較部と、出力端子と出力値を指定できる出力部と、それらを制御する制御部を持つ制御用処理装置において、前記制御部は、前記比較部の一致条件が成立したとき、前記出力部の出力端子と出力値を設定することによって達成される。

【0006】そして、本発明のより好ましい具体例としては、前記制御用処理装置の、前記出力部の出力信号が、燃料噴射信号または、点火信号または、PWM信号であるものが挙げられる。

### 【0007】

【作用】前述の如く構成された本発明に係わる制御用処理装置においては、仮想的なタイマ出力を実現するプログラムにより、タイマ出力本数と出力する端子をフレキシブルに可変する事ができる。従って4気筒から12気筒あるいはそれ以上の気筒まで1種類の制御用処理装置で制御することが可能となる。

### 【0008】

【実施例】以下、図面により本発明の実施例を説明する。なお、以下の各実施例を説明するための図において、同一機能を有する対応部材には同一符号を付し、重複する説明は省略する。

【0009】まず、図1～図4により、本発明の一実施例によるアクチュエータ制御システムについて説明する。

【0010】図1は本発明によるアクチュエータ制御システムのハードウェア構成図の一例である。アクチュエータ110は2つのPWM(Pulse Width Modulation)信号PWM\_aとPWM\_bにより制御される。制御用処理装置1は、一定周期でカウントアップするカウンタ部16と、カウント値と比較するデータを記憶する比較データ部14と、カウント値と比較データを比較する比

較部15と、出力端子1～出力端子8までの出力端子と出力値を設定できる出力部8と、前記出力部8の出力値と出力端子データを記憶する出力バッファ10と、これらを制御する制御部2を持つ。

【0011】次に、制御部2で行う処理ソフトウェアの概要を説明する。制御部2は、カウント値が比較データと一致したときに、割り込み応答や一致フラグの検索による応答などの応答手段を有する。このことにより制御部2は、カウント値と比較データの一致を検出する事ができる。このとき制御部2は、出力バッファ10に従い出力処理を行い、この次に何時どの端子を立上げるべきかまたは立下げるべきか判別する処理を行う。次にこの結果に従い、比較データ部14に出力したい時刻、出力バッファ10に、出力値と出力端子の設定を行ふ。

【0012】図2は、タイムチャートである。PWM\_a信号の周期はT<sub>p\_a</sub>, デューティはT<sub>d\_a</sub>で、PWM\_b信号の周期はT<sub>p\_b</sub>, デューティはT<sub>d\_b</sub>であるとする。カウンタ部16へは一定周期のパルスを入力しカウント値は一定の傾きで上昇する。ここで、比較データ部14へ書き込むデータを図に示すように変化させることにより2本のPWM信号の立ち上がりと立ち下がりのタイミングが得られ、このタイミングで出力部8へ適切な出力値と出力端子の設定を行えば2本のPWM信号を出力することができる。

【0013】従って、制御部2は、カウント値と比較データが一致したタイミングで、まず、出力バッファ10にもとづき出力部8へ出力値と出力端子の指令を出し、次に起こるのはPWM\_aの立上げ、PWM\_aの立下げ、PWM\_bの立上げ、PWM\_bの立下げのいずれであるか判別し以下の処理を行う。例えば、処理aでは、出力バッファ10に従い出力端子2を立上げる。次にPWM\_bパルスを立上げる時刻と立下げる時刻を計算する。その後、次に行うべきパルス処理を検索し、ここではPWM\_aを立上げる処理であるため、この立上げ時刻を比較データ部14に、出力端子1が立ち上がるような出力設定を出力バッファ10に記憶する。また、処理bでは、出力バッファ10に従い出力端子1を立上げる。次にPWM\_aパルスを立上げる時刻と立下げる時刻を計算する。その後、次に行うべきパルス処理を検索し、ここではPWM\_bを立下げる処理であるため、この立下げ時刻を比較データ部14に、出力端子2が立ち下がるような出力設定を出力バッファ10に記憶する。処理cでは、出力バッファ10に従い出力端子2を立下げる。その後、次に行うべきパルス処理を検索し、ここではPWM\_aを立下げる処理であるため、この立下げ時刻を比較データ部14に、出力端子1が立ち下がるような出力設定を出力バッファ10に記憶する。処理dでは、出力バッファ10に従い出力端子1を立下げる。その後、次に行うべきパルス処理を検索し、ここではPWM\_bを立上げる処理であるため、この立上げ時

刻を比較データ部14に、出力端子2が立ち上がるような出力設定を出力バッファ10に記憶する。

【0014】しかし、各PWM信号の変化タイミングが時間的に近くなると処理が間に合わなくなることが考えられる。この場合は、例えば図3で示すように立上げタイミングにTerrが発生した場合は次の立下げ時刻にTerrを加算、立下げタイミングにTerrが発生した場合は次の立上げ時刻にTerrを加算することにより平均的なデューティは一定になるように補正することが可能である。

【0015】即ち、この場合はPWMパルス信号の周期はランダムに変化するが、n個のPWMパルスの平均値は指令と等しくなる。

【0016】図4は、フローチャートである。処理500では、後述する処理506で作られる出力バッファのデータを出力部8へ転送する。ここで出力部8は一般的なマイクロコンピュータの出力ポート手段を想定しており、転送されたデータはそのまま端子に出力できる。このため、次に処理501で今回の処理がPWM\_aの立上げまたは立下げで起きたものか判断する。もし、PWM\_aの立上げまたは立下げで起きたものであれば処理502により次にPWM\_aがオンする時刻(Ton\_a)とオフする時刻(Toff\_a)を計算する。同様に処理504で今回の処理がPWM\_bの立上げまたは立下げで起きたものか判断する。もし、PWM\_bの立上げまたは立下げで起きたものであれば処理505により次にPWM\_bがオンする時刻(Ton\_b)とオフする時刻(Toff\_b)を計算する。次に処理506では、算出したTon\_a, Toff\_a, Ton\_b, Toff\_bのうちで最も現在の時刻に近いものを検索し、比較データ部14に格納する。このとき、Ton\_aが選ばれた場合は出力バッファのビットの中でPWM\_a端子(出力端子1)に対応するビットをセットし、Toff\_aが選ばれた場合は出力バッファのビットの中でPWM\_a端子(出力端子1)に対応するビットをクリアする。同様に、Ton\_bが選ばれた場合は出力バッファのビットの中でPWM\_b端子(出力端子2)に対応するビットをセットし、Toff\_bが選ばれた場合は出力バッファのビットの中でPWM\_b端子(出力端子2)に対応するビットをクリアする。ただし、オンオフに関係しないビットは、前の状態を保持しなければならない。次に、処理507では、比較データと現在時刻の差がTminより小さいかどうか判断する。小さい場合は比較データの設定処理が間に合わないと判断し次の処理を行う。まず、処理508で、比較データ部に記憶した時間の処理が立上げであるか立下げであるか判別する。もし、立上げであれば、処理510により立上げ時刻(Ton\_x)を処理可能な時間(現在時刻+Tmin)まで遅らせ、これによる遅れ時間(Terr)を立下げ時刻(Toff\_x)に加算し再度処理506に戻り検索をやり直す。また、立下げであれば、処理509

により立下げ時刻(Toff\_x)を処理可能な時間(現在時刻+Tmin)まで遅らせ、これによる遅れ時間(Terr)を立上げ時刻(Ton\_x)に加算し再度処理506に戻り検索をやり直す。

【0017】ただし、前記実施例では、出力部8を一般的なマイクロコンピュータの出力ポート手段を想定して説明したが、より最適な出力部8の回路として、図5があげられる。ラッチ回路38は、アドレス信号をデコーダ34でデコードして得たチップセレクト(CS)信号

10 とデータが有効であることを示すデータストローブ(DS)信号をアンドゲート36で処理した信号のタイミングでデータバスのデータを取り込む。同様に、ラッチ回路39は、アドレス信号をデコーダ35でデコードして得たチップセレクト(CS)信号とデータが有効であることを示すデータストローブ(DS)信号をアンドゲート37で処理した信号のタイミングでデータバスのデータを取り込む。また、JKフリップフロップ40～47は前記比較部15が一致を検出したタイミングで動作する。図6は前記JKフリップフロップ40～47の真理値表である。出力Qを1にしたければ、入力J(ラッチ回路38のデータ)を1、入力K(ラッチ回路39のデータ)を0にして比較部15の一一致を待つ。また、出力Qを0にしたければ、入力J(ラッチ回路38のデータ)を0、入力K(ラッチ回路39のデータ)を1にして比較部15の一一致を待つ。また、出力Qを変化させたくなければ入力J(ラッチ回路38のデータ)入力K(ラッチ回路39のデータ)共に0にすれば良い。従って、前記処理506で行っていたオンオフに関係しないビットを前の状態のまま保持する処理は、入力J(ラッ 20 チ回路38のデータ)入力K(ラッチ回路39のデータ)共に0にするという簡単な処理で実現できるため制御部2の処理負担を軽減することができる。

【0018】図7は、ラッチ回路38, 39の具体的な回路の例である。Dタイプフリップフロップ48～55からなり、クロック(CK)信号の立ち上がりタイミング時点での入力Dが出力Qに現れる。Dフリップフロップ48は出力端子1のオンオフを決定するものであり、Dフリップフロップ49は出力端子2のオンオフを決定するものである。同様に、Dフリップフロップ55の出力端子8まで対応している。従って、出力端子の指定はどのDフリップフロップにデータ記憶させるかで決定できる。

【0019】本実施例によれば、図4に示す仮想PWM処理の変数であるTon\_x及びToff\_xとこれに関する処理を必要な分だけ増やすことにより、同一のハードウェアでPWM出力を必要な本数だけ必要な端子に出力することが可能となり、多品種小量生産である場合でもハードウェアを共通化できるため生産コストを低減することができる。また、PWMパルスに限らず、ステップモータの駆動パルスや自動車用エンジンの燃料噴射信号、

点火信号などもキャリア周波数が同じ PWM信号の集合と考えることができ、同様に実現できる。特に、これらは立上げ同士または立下げ同士のグループに分ければ、それぞれのグループの処理は以下に説明する他の実施例のように処理時間によるパルス出力の遅れを回避することができる。

【0020】次に、より具体的な他の実施例として、1チップマイクロコンピュータを用いて自動車のエンジンと自動変速機を制御する制御システムを図8～図17を用いて説明する。

【0021】図8は本発明によるエンジン、自動変速機制御システムのハードウェア構成図である。まず、エンジンの制御方法について説明する。本図示例の自動車用エンジン制御システムに適用されるエンジンとして、4気筒4サイクルエンジン101を例にして以下説明する。センサとして、スロットル開度を検出するTVOセンサ104と、吸入空気量を検出するAFMセンサ105と、排気ガス中に含まれる酸素量を検出するO<sub>2</sub>センサ108と、エンジン101のクランク角180度毎のパルスを発生するREFセンサ103と、クランク角2度毎のパルスを発生するPOSセンサ102が設けられている。なお、REFセンサ103のパルス信号は、そのパルス幅が気筒毎に異なるものであり、このパルス幅情報を用いて気筒判別を行うことができる。

【0022】また、エンジン101を制御するための機構として、燃料を噴射するインジェクタINJ106と、空気と燃料の混合気を点火するイグニッションIGN107がある。なお、インジェクタINJとイグニッションIGNは、この他各気筒におののの1つずつ設けられるが同一の動作を行うためここでは省略する。触媒109は排気ガスを浄化するものである。このエンジン101を制御する1チップマイクロコンピュータ1は、制御演算処理を行うCPU2と、割り込みコントローラ3と、アナログ信号をデジタル信号に変換するA/D変換手段4と、制御プログラム及び仮想的にタイマ出力を拡張させる仮想OCRプログラムを記憶するROM9と、一時的にデータを記憶するRAM10と、一定周期割り込みを発生させるタイマ6と、パルス信号を入出力するフリーランニングタイマ7と、デジタル信号を入出力するポート手段5、8からなる。

【0023】次に自動変速機110に関係するハードウェアについて説明する。自動変速機110は速度比を4種類に切り替える事ができ、トルクコンバータを締結するロックアップ機能を有する。車速センサ111より車速に比例した周波数のパルス信号を得る。このパルス信号の立ち上がりエッジでフリーランカウンタFRC\_a16の値をインプットキャプチャレジスタICR\_b20に取り込み、この情報をもとにCPU2で車速に変換する。また、変速信号はデジタルポート出力手段8から出力し、ソレノイドバルブ112を用いて変速用の油圧

を制御する。また、ロックアップの制御はPWM信号(L/UDuty)で行う。また、変速機全体を制御する油圧の圧力を制御するためにもPWM信号(PLduty)を用いる。

【0024】図9に、前記フリーランニングカウンタ7の詳細なブロック図を示す。FRC\_a16は内部クロックCLKにより例えば3.2μs程度の一定周期でカウントアップされる。比較器\_a15、比較器\_b17、比較器\_c21、比較器\_d23、比較器\_e25は、それぞれアウトプットコンペアレジスタOCR\_a14、OCR\_b18、OCR\_c22、OCR\_d24、OCR\_e26のデータとFRC\_a16のデータが等しくなると割り込み信号INT1、INT2、INT5、INT6、INT7を発生する。インプットキャプチャレジスタICR\_a19は、REFセンサ103によるパルス信号の立ち上がりエッジでFRC\_a16の値を取り込み割り込み信号INT3を発生する。インプットキャプチャレジスタICR\_b20は、車速センサ111によるパルス信号の立ち上がりエッジでFRC\_a16の値を取り込み割り込み信号INT4を発生する。カウンタCNT\_a29は、POSセンサ102によるパルス信号の立ち上がりエッジでカウントアップする。比較器\_f28、比較器\_g30、比較器\_h32は、それぞれアウトプットコンペアレジスタOCR\_f27、OCR\_g31、OCR\_h33のデータとCNT\_a29のデータが等しくなると割り込み信号INT8、INT9、INT10を発生する。

【0025】また、それぞれの割り込み要求では次の処理を行う。まず、INT1ではインジェクタ(INJ)パルスの立上げ処理、INT2ではインジェクタ(INJ)パルスの立下げ処理、INT3ではエンジン回転数Neの計測処理、INT4では車速の計測処理、INT5ではオフセット1処理、INT6ではPWMパルスの立上げ処理、INT7ではPWMパルスの立下げ処理、INT8ではイグニッション(IGN)パルスの立上げ処理、INT9ではイグニッション(IGN)パルスの立下げ処理、INT10ではオフセット2処理を行う。なお、パルス信号の立上げ処理、立下げ処理用のアウトプットコンペアレジスタ(OCR)の構成は出力パルス数にかかわらず一定であるため、エンジンの気筒数が8あるいは12と増加した場合でも同一ハードウェアで実現することができる。

【0026】以上でハードウェアの説明を終わり、次にエンジン及び自動変速機の制御方法について説明する。

【0027】図10に、エンジン及び自動変速機の制御ブロック図を示す。まず、自動変速機の制御ブロック216について説明する。ブロック200は車速センサ9のパルス信号を周期計測あるいは一定時間内のパルス数をカウントすることにより車速情報を検出し車速VSPに換算する。スロットル開度信号はブロック201によ

り角度信号に換算する。この情報からブロック202でギア位置を決定する。これは図11に示した変速スケジュールに従って行う。即ち、一定の周期（例えば40ms）で現在の車速VSPとスロットル開度TV0をこの変速スケジュールにあてはめ、該当する領域が示すギア位置に変速させるものである。ただし、シフトアップとシフトダウンはそれぞれ別のスケジュール線としヒステリシスを持たせ頻繁な変速を防止する。また、変速時にエンジン出力を絞ると変速ショックを軽減させることができる。このため、ブロック204では変速時はギア位置指令が変化することからこれを検出しエンジン制御へ出力トルクダウン指令を出力する。ブロック203は得られたギア位置を出力するためにデジタル出力ポート手段8に値を設定する。これは図12に示したギア位置と変速信号出力SOLA, SOLBの関係をもとに出力する。図示していないが自動変速機110は、この変速信号により各ギア位置に変速する構造になっている。また、ブロック212ではトルクコンバータをロックアップする条件を判断する。これは図14で示したマップより、車速VSPとスロットル開度TV0よりロックアップの度合い（L/U\_duty）を検索する。ブロック213では、検索された前記LU\_dutyをPWM信号にする処理を行う。また、ブロック214では、自動変速機を制御する油圧の圧力（ライン圧）を演算する。これは図13で示したマップを用いて、スロットル開度TV0よりライン圧（PL\_duty）を検索する。ブロック215では、検索された前記PL\_dutyをPWM信号にする処理を行う。

【0028】上記の自動変速機制御のフローチャートを図15～図22に示す。自動変速機の場合、自動車全体の慣性は非常に大きいため制御の応答速度も特に高速である必要が無い。このため全体の処理を比較的ゆっくりしたタイミング（40ms）で起動している。このため、CPUに対する演算負荷は比較的小さい。

【0029】まず図15は、1チップマイクロコンピュータ1がリセットされたときに動作するバックグラウンド処理プログラムのフローチャートである。まず、割り込みを禁止するマスク処理300を行い、RAM10や周辺機能レジスタの初期設定などのイニシャライズ処理301を行う。この後、割り込みの禁止を解除する割り込みマスク解除処理302を行う。

【0030】次に、各種タイミングで起動要求割り込みを発生するタスクについて詳細に説明する。

【0031】まず図16に車速検出のフローチャートを示す。本処理は、車速パルス信号VSPの立ち上がりエッジで起動する。まず処理303でインプットキャプチャーレジスタOCR\_b20の値をICRNEWに取り込む。次に処理304でICRNEWからICROLD（1周期前のICRNEW）を差し引き車速パルス信号の立ち上がりエッジ間の周期PERIODを算出する。処理305は、次の周期の算出

のためにICROLDに現在のICRNEWを記憶させるものである。処理306では、車速換算計数Lを車速パルスの周期PERIODで除算し車速VSPを得る。

【0032】図17は、40ms周期で行う処理である。まず、処理307ではスロットル開度センサ104をA/D変換器4により取り込む処理を行う。また、処理308では、図13に示すライン圧制御マップの検索処理を行いライン圧（PL\_duty）を決定する。同様に処理309では、図14に示すロックアップ制御マップの検索処理を行いロックアップの度合い（L/U\_duty）を決定する。処理310では、図11に示す変速スケジュールマップの検索を行いギア位置を決定する。処理311では、変速を検出しエンジンへトルク減指令を発生する。処理312では、決定されたギア位置になるように図12で示した変速信号をポート出力手段8に出力する。

【0033】次に、ライン圧（PL\_duty）とロックアップ圧の（L/U\_duty）を制御するためのPWM信号の発生処理の詳細について説明する。

【0034】図18は、アウトプットコンペアレジスタOCRが仮想的に多数あるように処理するために設けるデータテーブルである。これは、RAM10内に確保する。U仮想OCR\_nにはn番目のパルスを立上げたい時刻、U出力パターン\_nには立上げたい端子、UVALID\_nにはこの立上げたいn番目の時刻データと出力パターンのデータが有効なものであるかどうかをあらわすフラグを記憶する。同様にD仮想OCR\_nにはn番目のパルスを立下げたい時刻、D出力パターン\_nには立下げたい端子、DVALID\_nにはこの立下げたいn番目の時刻データと出力パターンのデータが有効なものであるかどうかをあらわすフラグを記憶する。このデータテーブルを用いて2つのPWM信号を出力するためにPWM信号の立上げにはOCR\_d24、立下げにはOCR\_e26による割込みを用いて処理する。

【0035】図19は、PWM信号を立上げるために行う処理でOCR\_d24の割り込みINT6で起動する。まず、処理313で出力ポート8と立上げ出力パターンのビット毎の論理和をとる。これにより立上げたいビットに1が立つ。以後の処理で次回の出力パターンと時刻の設定を行う。処理314では、出力したU仮想OCRに対応するUVALIDフラグをクリアして検索の対象からははずす。次に、処理315ではこの割り込み処理がライン圧のPWM信号の立上げのために発生したものかどうか判断する。もしそうであれば処理316でU仮想OCR\_1に次のライン圧のPWM信号の立上げの時刻をセットする。同様に、処理317ではD仮想OCR\_1に次のライン圧のPWM信号の立下げの時刻をセットする。なおここで示すTp\_PLはライン圧PWM信号の周期、Td\_PLはライン圧PWM信号のオン時間である。次に、処理318では、U出力パターン\_1のライ

ン圧のPWM信号に対応するビットが1であり、その他が0であるビットパターンをセットする。同様に、D出力パターン\_nはライン圧のPWM信号に対応するビットが0であり、その他が1であるビットパターンをセットする。次に処理320でセットしたデータが有効となるようにUVALID\_1とDVALID\_1にh' FFをセットする。処理321～処理326についてはロックアップ用

PWM信号について同様の処理を行う。次に、処理327では立上げスケジュール処理を行う。これはUVALID\_nがh' FFで有効なU仮想OCR\_nの中で現在の時刻に一番近いU仮想OCR\_nの値をOCR\_d24に記憶し、立上げ出力パターンバッファに選ばれたU出力パターン\_nを記憶するものである。次に処理328では、処理329が多重に起動されたことを検出するための準備を行う。処理329は立下げについても同様のスケジュール処理を行う。処理330では処理329の立下げスケジュール処理が多重に起動されたことを検出して、多重に起動された場合は再度処理329の立下げスケジュール処理を行う。

【0036】図20は、PWM信号を立下げるために行う処理でOCR\_e26の割り込みINT7で起動する。まず、処理331で出力ポート8と立上げ出力パターンのビット毎の論理積をとる。これにより立下げたいビットが0になる。次に処理314で出力したD仮想OCRに対応するDVALIDフラグをクリアして検索の対象からはずす。処理329では次の立下げを探すために立下げスケジュール処理を行う。処理332では、この処理329が多重に割り込んだことを示すフラグをセットする。

【0037】次に、立上げスケジュール処理327の詳細について説明する。なお、本処理はCPU2で行うが、CPU2はR0～R15の16本の汎用レジスタを持つものとする。まず、処理333でイニシャライズを行い全体の準備をする。処理334では現在時刻をレジスタR10に記憶する。次に、処理335ではUVALIDフラグが有効であるかどうか判別し、有効である場合は、処理336で現在時刻とU仮想OCR\_nの差を演算する。処理337では、処理336で出した差がレジスタ\*

$$T_I = K \cdot \frac{Q_a}{N_e} + T_s$$

【0042】ただし、K：補正係数

T\_s：無効パルス幅

また、燃料噴射のタイミングT\_ITMは、エンジン回転数N\_eから決定することができ、具体的にはテーブル検索等によって得る。また、ブロック201で得られるスロットル開度より、スロットル開度がある値以上の時、燃料を增量するなどの補正を行っても良い。また、ブロック209より得られるO<sub>2</sub>センサ信号より理論空燃比であるかどうか検出し、比例制御や積分制御などのフィードバック制御を行うために燃料噴射量T\_Iを制御して

\* R11より小さいかどうか判別する。レジスタR11の内容は、処理341で決定され、このルートをたどって処理342へ来る場合はU仮想OCR\_nは現在時刻に一番近いものとなる。従って、処理342では、レジスタR14へU仮想OCR\_nを記憶し、処理343でレジスタR5にU出力パターン\_nを記憶し、出力の準備を行う。また、処理339へ進む場合はU仮想OCR\_nが現在時刻に近くないか一番近いものと等しい場合である。従って、処理339で、U仮想OCR\_nが現在時刻に一番近いものと等しいかどうか判断し、等しい場合は処理340でR5にU出力パターン\_nをマージする。処理334ではnをインクリメントし、処理345でnが2かどうか判断する。これはPWM信号が2本であるためであり、この値を増やす事によりPWM信号出力本数の増加に対応することができる。処理346では、処理343で準備しておいたレジスタR5の値を立上げ出力パターンバッファに記憶する。同様に処理347では、処理342で準備しておいたレジスタR14の値をOCR\_d24に記憶し、次回の立上げ準備が完了する。

【0038】図22は立下げスケジュール処理329のフローチャートである。処理内容は前記立上げスケジュール処理327とほぼ同じであるため省略する。

【0039】なお、本実施例では、説明を分かりやすくするために図3で示す出力タイミングの遅れ補償は省略している。

【0040】以上で自動变速機110の制御法の説明は終わり、次にエンジン101の制御方法について説明する。まず図10のエンジンの制御ブロック217について説明する。REFセンサ103で得られるエンジンの回転に同期したパルス信号を用いてブロック208によりパルスの周期を計測してエンジン回転数N\_eを算出する。また、空気流量センサ105による信号をブロック205で係数換算処理し、空気流入量Q\_aを算出する。これらの値を用いて基本燃料噴射量T\_Iの算出をブロック206で次式(1)に従い行う。

【0041】

【数1】

… (1)

も良い。このようにして得られた基本燃料噴射量T\_Iと燃料噴射タイミングT\_ITMは、ブロック207により噴射パルスとして出力される。

【0043】次に、点火信号の生成について説明する。ブロック205で得られる吸入空気量とブロック208から得られるエンジン回転数N\_eからブロック210で点火信号パルス幅DWE\_LLと点火タイミングADVを決定する。これは、予め設定しておいたデータテーブルを検索することにより得ている。この点火信号パルス幅DWE\_LLと点火タイミングADVは、ブロック211

により点火パルスとして出力される。

【0044】図23に、エンジン制御のタイムチャートを示す。上から順番に、POSセンサ102の信号波形、REFセンサ103の信号波形、フリーランニングカウンタFCR\_a16の値、POSセンサ信号の立ち上がりエッジでカウントアップするカウンタCNT\_a29の値、第1気筒の燃料噴射信号INJ#1の出力波形、第2気筒の燃料噴射信号INJ#2の出力波形、第3気筒の燃料噴射信号INJ#3の出力波形、第4気筒の燃料噴射信号INJ#4の出力波形、第1気筒の点火信号IGN#1の出力波形、第2気筒の点火信号IGN#2の出力波形、第3気筒の点火信号IGN#3の出力波形、第4気筒の点火信号IGN#4の出力波形、180deg処理のタイミング、OCR\_a処理のタイミング、OCR\_b処理のタイミング、OCR\_f処理のタイミング、OCR\_g処理のタイミングを示す。

【0045】なお、第1気筒の燃料噴射信号INJ#1から第4気筒の燃料噴射信号INJ#4までの燃料噴射パルス信号の立上げタイミングは、REF信号周期（エンジン回転角180度周期）で発生する。従って、この立上げタイミング同士は必ずある程度の時間間隔（例えば4気筒4サイクルエンジンでエンジン回転数8000rpmの場合、約3.75ms）を持っている。このため、この時間でOCRの更新を行えば1本のOCRで立上げタイミングを制御することができる。また、この条件は、燃料噴射パルスの立下げタイミング、第1気筒の点火信号IGN#1から第4気筒の点火信号IGN#4までの点火パルス信号の立上げタイミング、および点火パルス信号の立下げタイミングについても同様である。このため、それぞれの立上げグループ及び立下げグループ毎に1本のOCRを持つ事により、それぞれの立上げまたは立下げタイミングを制御することができる。なお、このことはエンジンの気筒数が変化しても成立する条件であるため、エンジンの気筒数が変化してもOCRの本数を変更する必要はない。

【0046】次に、各処理の概要について説明する。180deg処理(r1)では、エンジン回転数Neの算出、基本燃料噴射量TI及び燃料噴射タイミングTIMの算出、点火タイミングADV、通電角DWELLの演算等を行い、燃料噴射を開始する時刻（オフセット1）をOCR\_c22に、点火を開始する角度（オフセット2）をOCR\_h33に設定する。オフセット1処理(o1)では、燃料噴射パルスの出力時刻(f1), (f2)と出力パターンを生成し、最初に立上がりが発生する出力時刻をOCR\_a14に、立上げ出力パターンを立上げ出力パターンバッファに設定する。また、最初に立下りが発生する出力時刻はOCR\_b18に、立下げ出力パターンを立下げ出力パターンバッファに設定する。オフセット2処理(s1)では、点火パルスの出力角度(c1), (c2)と出力パターンを生成し、最初に立上がり

が発生する出力角度をOCR\_f27に、立上げ出力パターンを立上げ出力パターンバッファに設定する。また、最初に立下りが発生する出力角度はOCR\_g31に、立下げ出力パターンを立下げ出力パターンバッファに設定する。

【0047】これらOCR\_a14, OCR\_b18, OCR\_f27, OCR\_g31への設定により次の動作を行う。まず、OCR\_a処理(a1)では、燃料噴射信号の立上げと立下げ時刻の設定。OCR\_b処理(b1)では、燃料噴射信号の立下げ。OCR\_f処理(f1)では、点火信号の立上げと立下げ角度の設定。OCR\_g処理(g1)では、点火信号の立下げを行う。なお、180deg処理(r2), (r3), (r4)では前記180deg処理(r1)と、オフセット1処理(o2), (o3), (o4)では、前記オフセット1処理(o1)と、オフセット2処理(s2), (s3), (s4)では、前記オフセット2処理(s1)と、OCR\_a処理(a2), (a3), (a4)では、前記OCR\_a処理(a1)と、OCR\_b処理(b2), (b3), (b4)では、前記OCR\_b処理(b1)と、OCR\_f処理(f2), (f3), (f4)では、前記OCR\_f処理(f1)と、OCR\_g処理(g2), (g3), (g4)では、前記OCR\_g処理(g1)と同様の処理を行う。

【0048】次に、図24～図31により、本発明によるエンジン制御フローチャートについて説明する。

【0049】図24は、クランク角180deg毎に起動要求が発生するタスクのフローチャートである。処理362では、REF信号の立ち上がりタイミングの時間が記憶されるICR\_a19の値を用いてREF信号のパルス周期を求めエンジン回転数を演算する。処理363では、エンジン回転数や吸入空気量などから基本燃料噴射量TI及び燃料噴射タイミングTIMを演算する。処理364では、エンジン回転数や吸入空気量などから点火角ADVや通電角DWELLを演算する。処理365では、クランク角1回転を検出し1rev起動要求を発生する。処理366では、燃料噴射時刻（オフセット1）をOCR\_c22に、通電開始角度（オフセット2）をOCR\_h33にセットする。

【0050】図25は、前記タイマ6で発生する10ms周期で起動要求が発生するタスクのフローチャートである。ここでは、処理367により、AFMセンサ105から信号を取り込み吸入空気量データを取得する。

【0051】図26は、1rev周期で起動要求が発生するタスクのフローチャートである。処理368では、O<sub>2</sub>センサ108の信号の取り込み処理を行う。処理369では、取り込んだO<sub>2</sub>センサ信号をもとに燃料噴射時間の増減を行い、空燃比が14.7になるように制御する。

【0052】次に燃料噴射と点火処理の中でアウトプットコンペアレジスタOCR処理に関係する部分のフロー

チャートについて詳細に説明する。本実施例では、気筒数の変化に対応しやすくするために、前記、図18で示した仮想化タイマデータ記憶形式と図21で示した立上げスケジュール処理327と図22で示した立下げスケジュール処理329を用いて対策している。

【0053】図27は、オフセット1処理のフローチャートである。処理370は、U仮想OCR\_nに現在時刻+ΔTの値をセットする。ΔTはごく小さな値であり、この処理のΔT時刻後にn気筒のインジェクタINJ信号を立上げることを目的としている。処理371では、出力パターン\_nのインジェクタnに対応するビットが1であり、その他が0であるビットパターンをセットする。また、処理372では、処理370、処理371でセットしたデータが有効となるようにUVALID\_nにh'FFをセットする。その後処理327の立上げスケジュール処理を行い、OCR\_a14の設定を行う。処理373～処理377ではインジェクタnが噴射終了時刻にオフするように立上げ時と同様の処理を行う。

【0054】図28はOCR\_a14の割り込みで発生する処理のフローチャートである。処理378では出力ポート5と立上げ出力パターンバッファのビット毎の論理和をとる。これにより立上げたいビットが1になる。処理379～処理384では、出力したU仮想OCRに対応するUVALIDフラグをクリアして検索の対象からはずす処理を行っている。

【0055】図29はOCR\_b18の割り込みで発生する処理のフローチャートである。処理385では出力ポート5と立下げ出力パターンバッファのビット毎の論理積をとる。これにより立下げたいビットが0になる。処理386～処理391では、出力したD仮想OCRに対応するDVALIDフラグをクリアして検索の対象からはずす処理を行っている。次に処理329の立下げスケジュール処理を行い、処理392で多重割り込みを知らせるフラグをセットする。

【0056】図30～図32については点火パルス発生についてのフローチャートであるが、燃料噴射とほぼ同じ処理であるため説明は省略する。

【0057】以上の処理により、立上げ用と立下げ用の2本のOCRのペアでエンジンの燃料噴射信号や点火信号を出力することができ、1チップマイクロコンピュータのハードウェア構成を簡素化でき、かつ、仮想OCRプログラムを変更することで、同一仕様のマイクロコンピュータでエンジンの気筒数に関係なく制御することが可能となる。

【0058】なお、前記仮想OCR更新処理と前記OCR\_nの更新処理は、フリーランニングカウンタ16の入力クロック周期が $3.2\mu s$ 周期であるため、処理時間も $3.2\mu s$ 以下であることが望ましい。例えば、前記仮想OCR更新処理は、処理ステップ数が64ステップ程度必要であるため、クロック周波数が20MHz以上

のマイクロコンピュータを用いることが望ましい。

【0059】

【発明の効果】以上の説明から理解されるように、本発明によれば、多数のパルス出力処理を可能とし、しかも、パルス出力周辺機能を自在かつ広範に利用できるようになるとともに、全体を安価な構成とすることができ、パルス信号の出力が非常に多い自動車総合制御等に好適な制御用処理装置としても利用することができる。

【図面の簡単な説明】

【図1】出力機能と端子がフレキシブルな制御装置の構成図。

【図2】PWM出力のタイムチャート。

【図3】出力タイミングずれ対策。

【図4】仮想PWM処理のフローチャート。

【図5】出力部回路ブロック図。

【図6】真理値表。

【図7】ラッチ回路。

【図8】エンジン、自動变速機制御システムのハードウェア構成図。

【図9】フリーランニングタイマのブロック図。

【図10】エンジン、自動变速機の制御ブロック図。

【図11】变速スケジュールマップ。

【図12】ギア位置と变速信号出力の関係。

【図13】ライン压制御マップ。

【図14】ロックアップ制御マップ。

【図15】バックグラウンド処理のフローチャート。

【図16】車速計測処理のフローチャート。

【図17】40ms処理のフローチャート。

【図18】仮想化タイマデータ記憶形式。

【図19】OCR\_d割込処理のフローチャート。

【図20】OCR\_e割込処理のフローチャート。

【図21】立上げスケジュール処理のフローチャート。

【図22】立下げスケジュール処理のフローチャート。

【図23】エンジン制御のタイムチャート。

【図24】180deg処理のフローチャート。

【図25】10ms処理のフローチャート。

【図26】1rev処理のフローチャート。

【図27】オフセット1処理のフローチャート。

【図28】OCR\_a割込処理のフローチャート。

【図29】OCR\_b割込処理のフローチャート。

【図30】オフセット2処理のフローチャート。

【図31】OCR\_f割込処理のフローチャート。

【図32】OCR\_g割込処理のフローチャート。

【符号の説明】

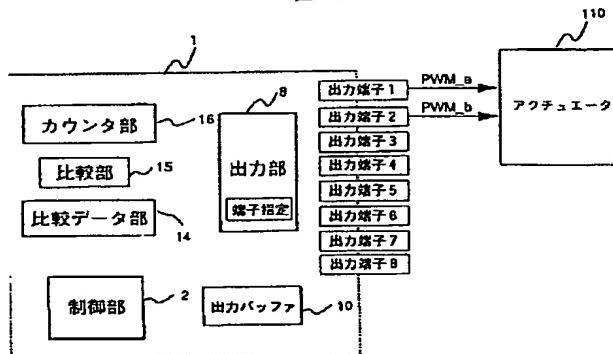
1…1チップマイクロコンピュータ、2…制御部、6…フリーランニングタイマ手段、8…出力部、10…出力バッファ、14…比較データ部、15…比較部、16…カウンタ部、38、39…ラッチ回路、101…エンジン、110…アクチュエータ、ICR…インプットキャプチャーレジスタ、FRC…フリーランニングカウン

タ、OCR…アウトプットコンペアレジスタ、CNT…パルスカウンタ、TVO…スロットル開度、AFM…空気流量センサ、INJ…燃料噴射信号、IGN…点火信号\*

\*号、REF…180degパルス信号、POS…2degパルス信号。

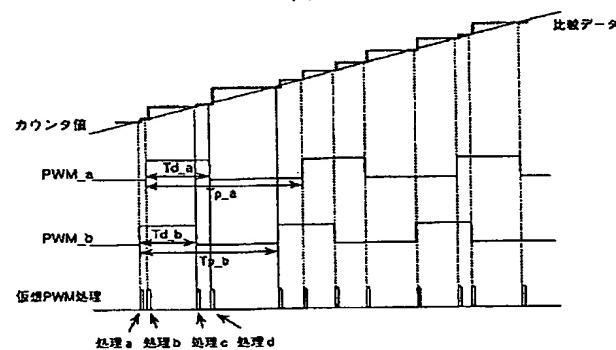
【図1】

図1



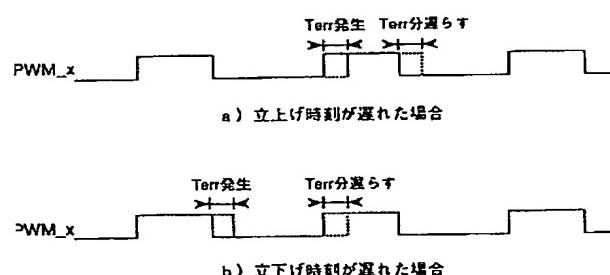
【図2】

図2



【図3】

図3



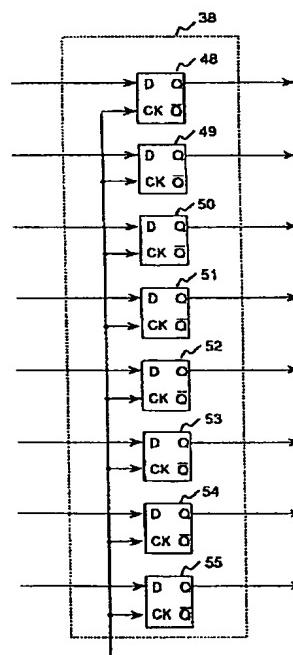
【図6】

図6

CK	J	K	O
↑	0	0	変化せず
↑	0	1	0
↑	1	0	1
↑	1	1	トグル
0	×	×	変化せず

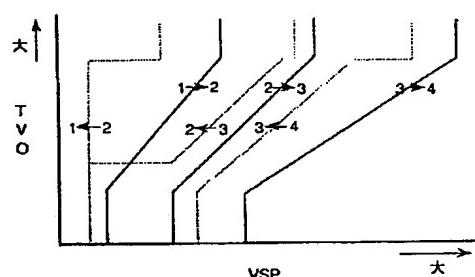
【図7】

図7



【図11】

図11



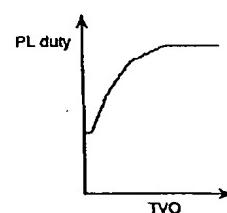
【図12】

図12

ギア位置	SOLB	SOLA
1速	OFF	OFF
2速	OFF	ON
3速	ON	OFF
4速	ON	ON

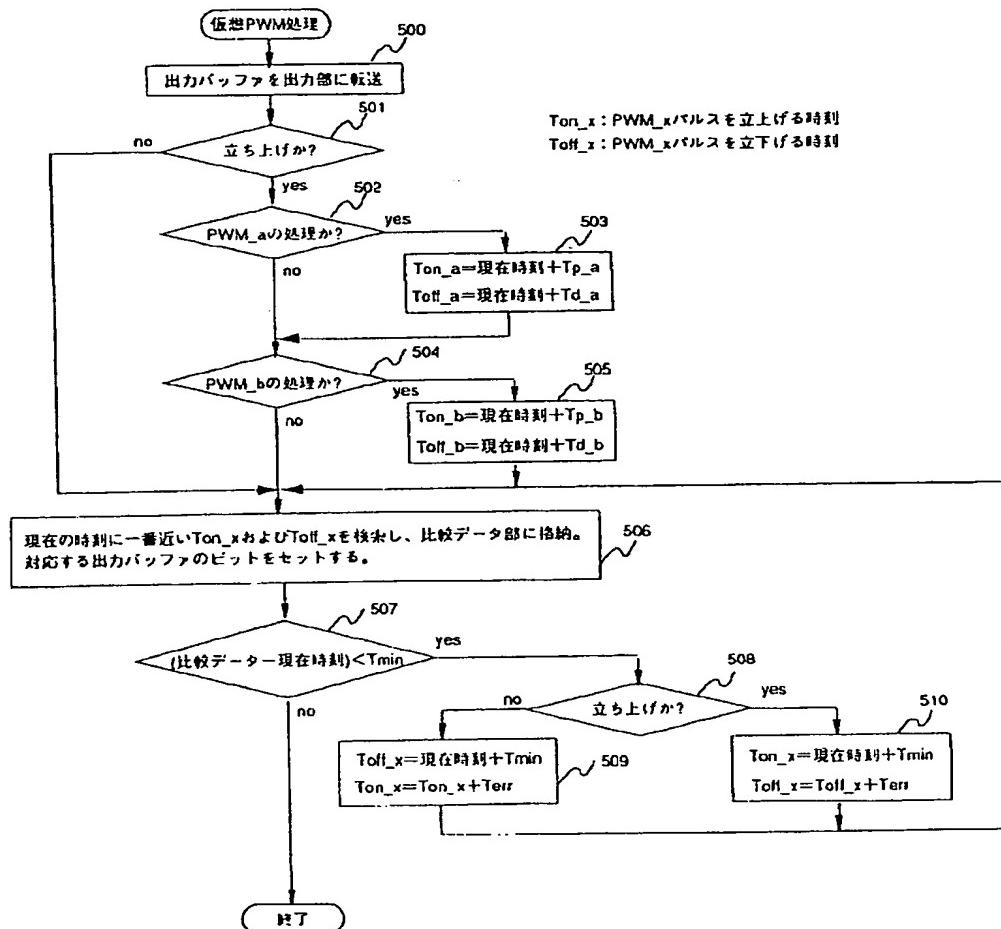
【図13】

図13



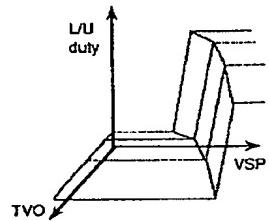
【図4】

図 4



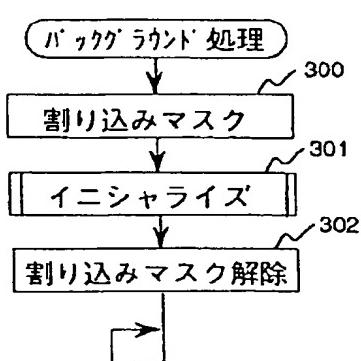
【図14】

図 14

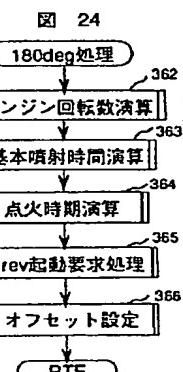


【図15】

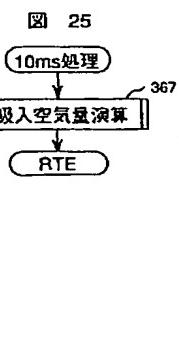
図 15



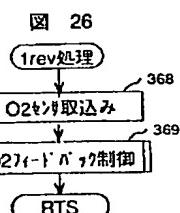
【図24】



【図25】

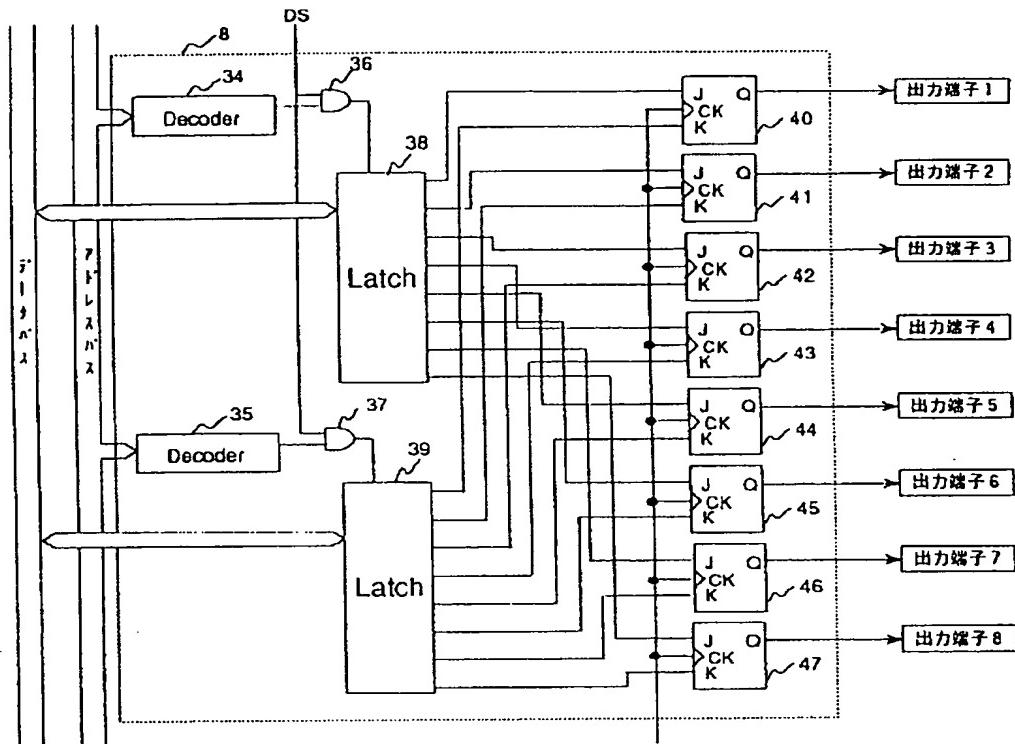


【図26】



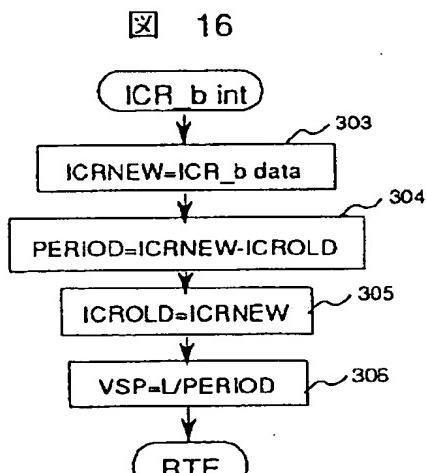
【図5】

図 5

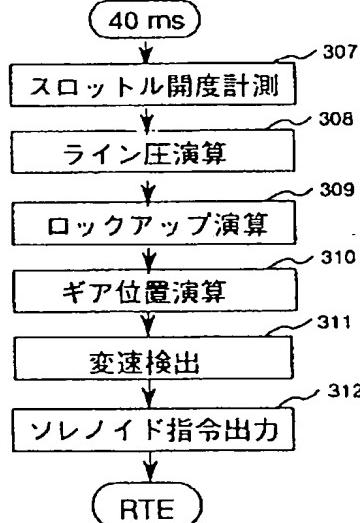


比較部15からの一致信号

【図16】

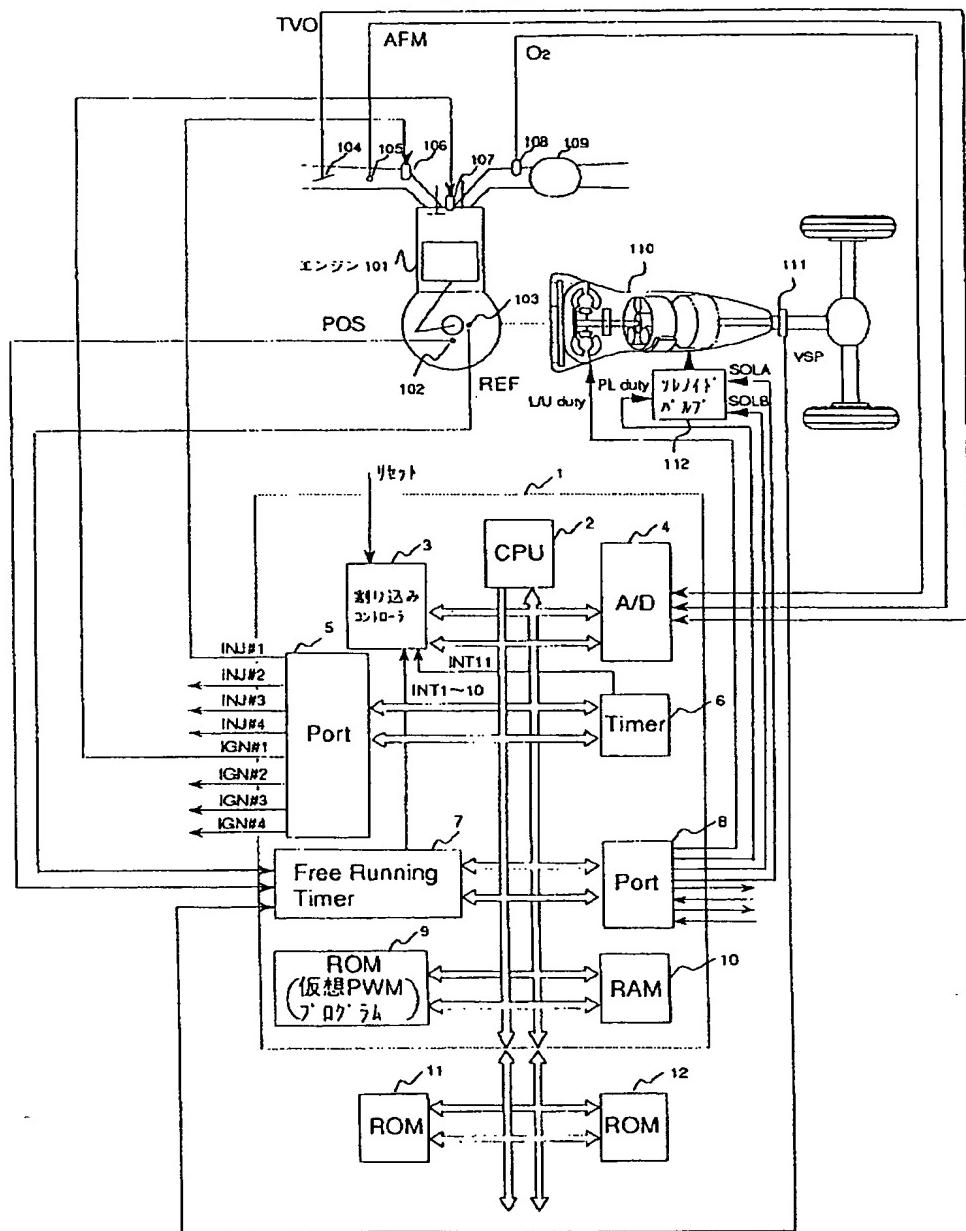


【図17】



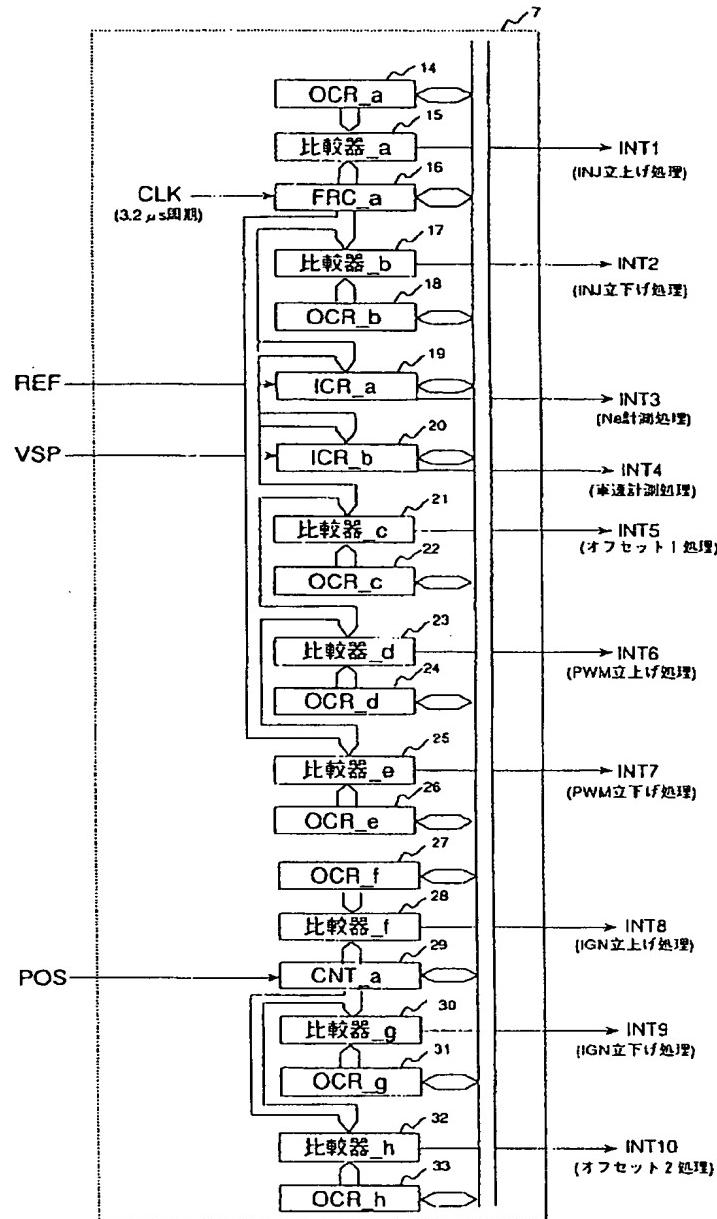
【図8】

図 8



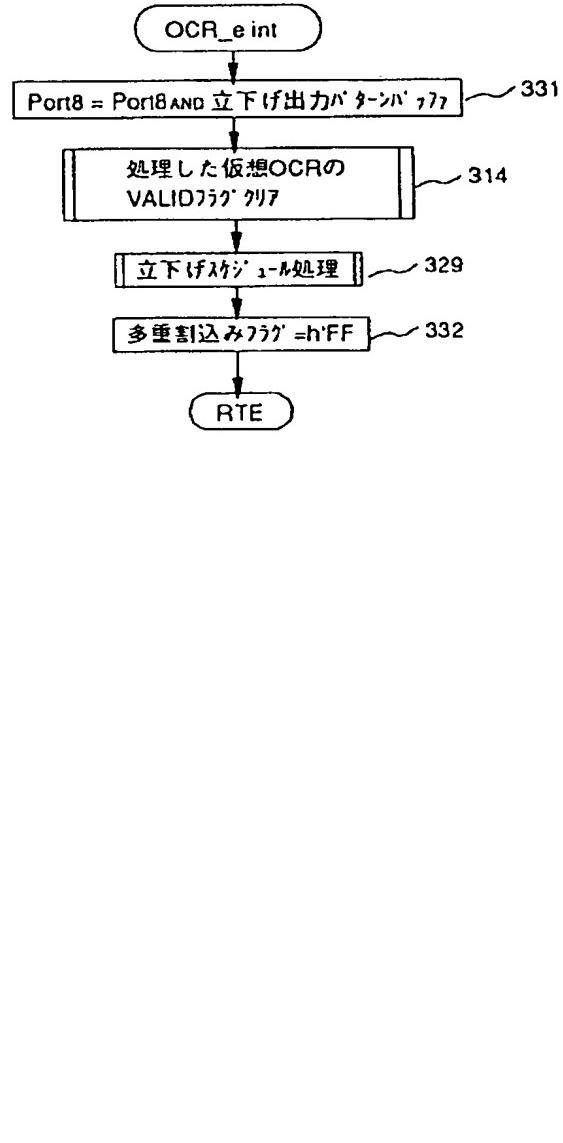
【図9】

図 9



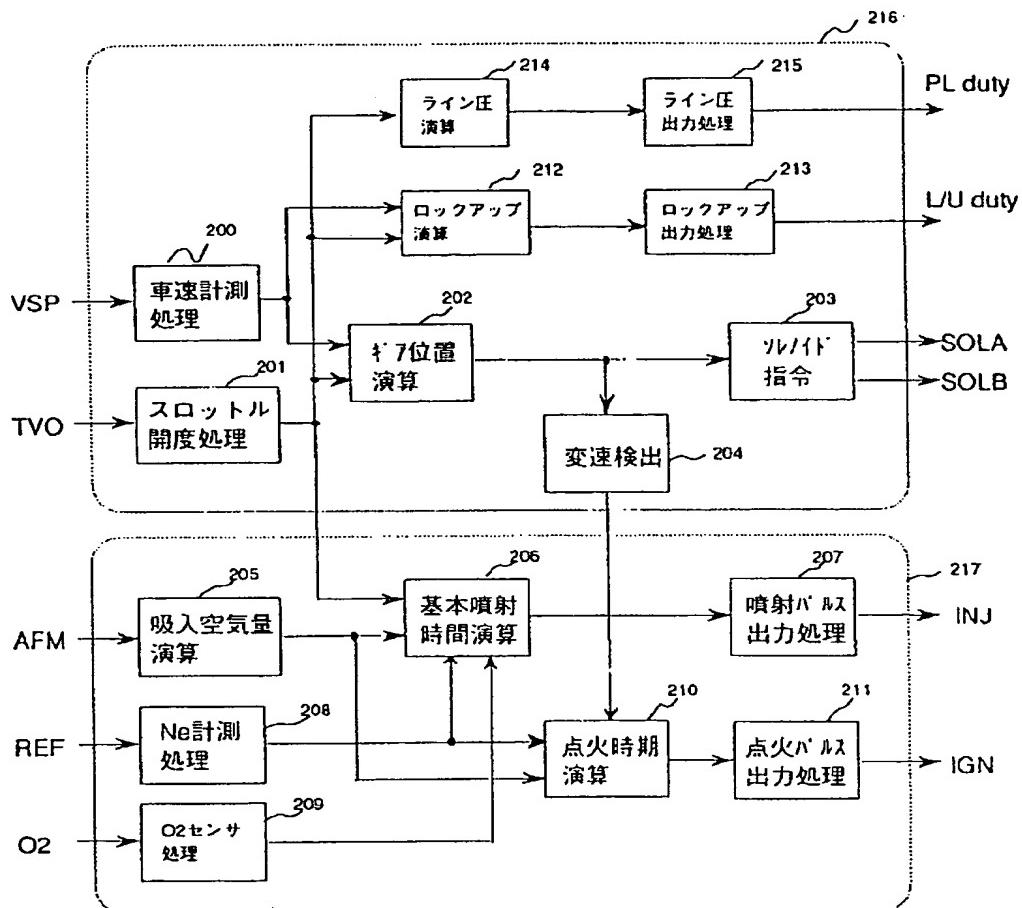
【図20】

図 20



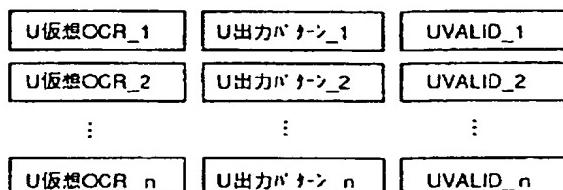
【図10】

図 10

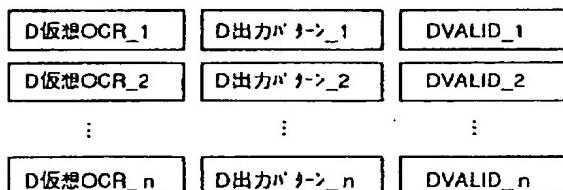


【図18】

図 18



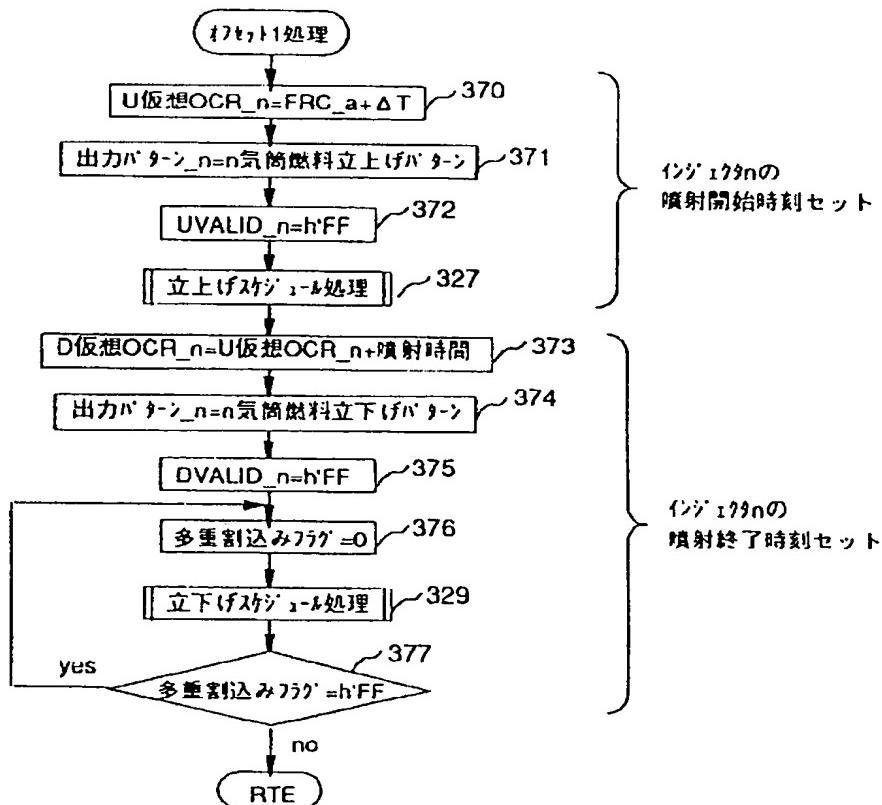
(a)立上げ用



(b)立下げ用

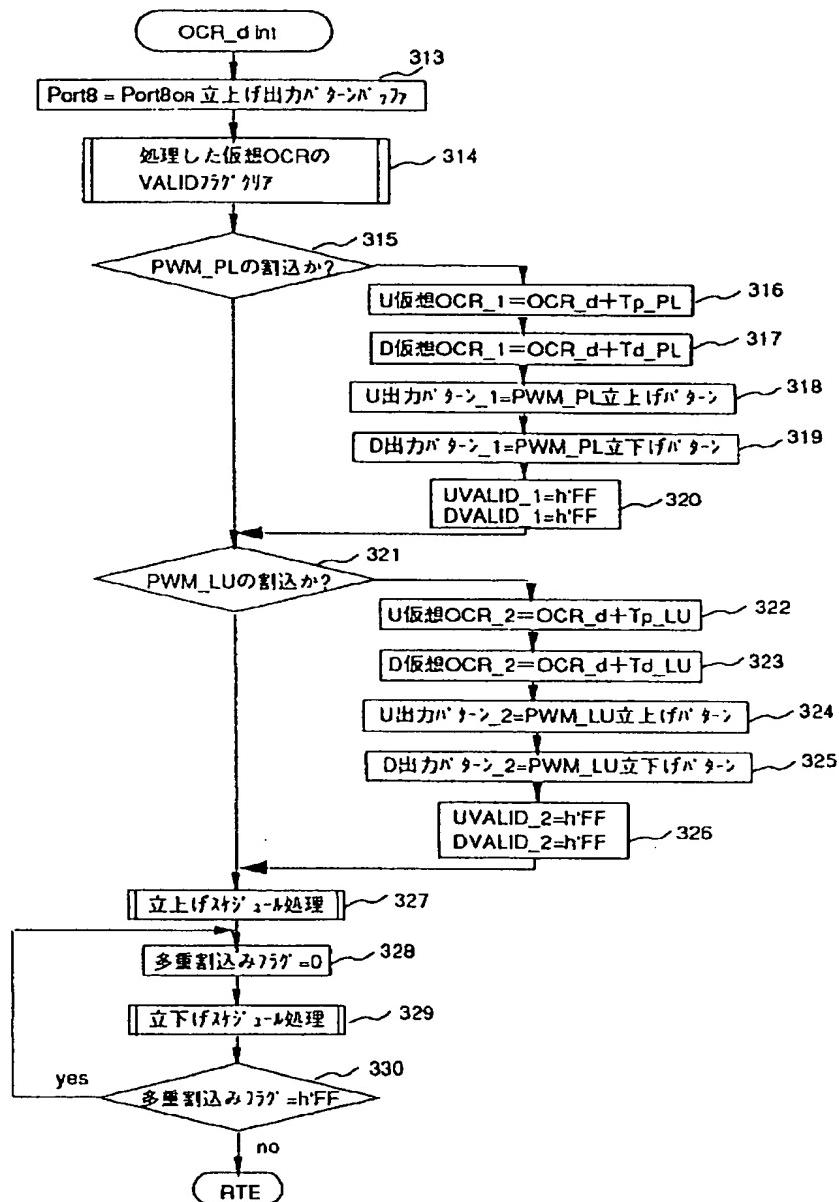
【図27】

図 27



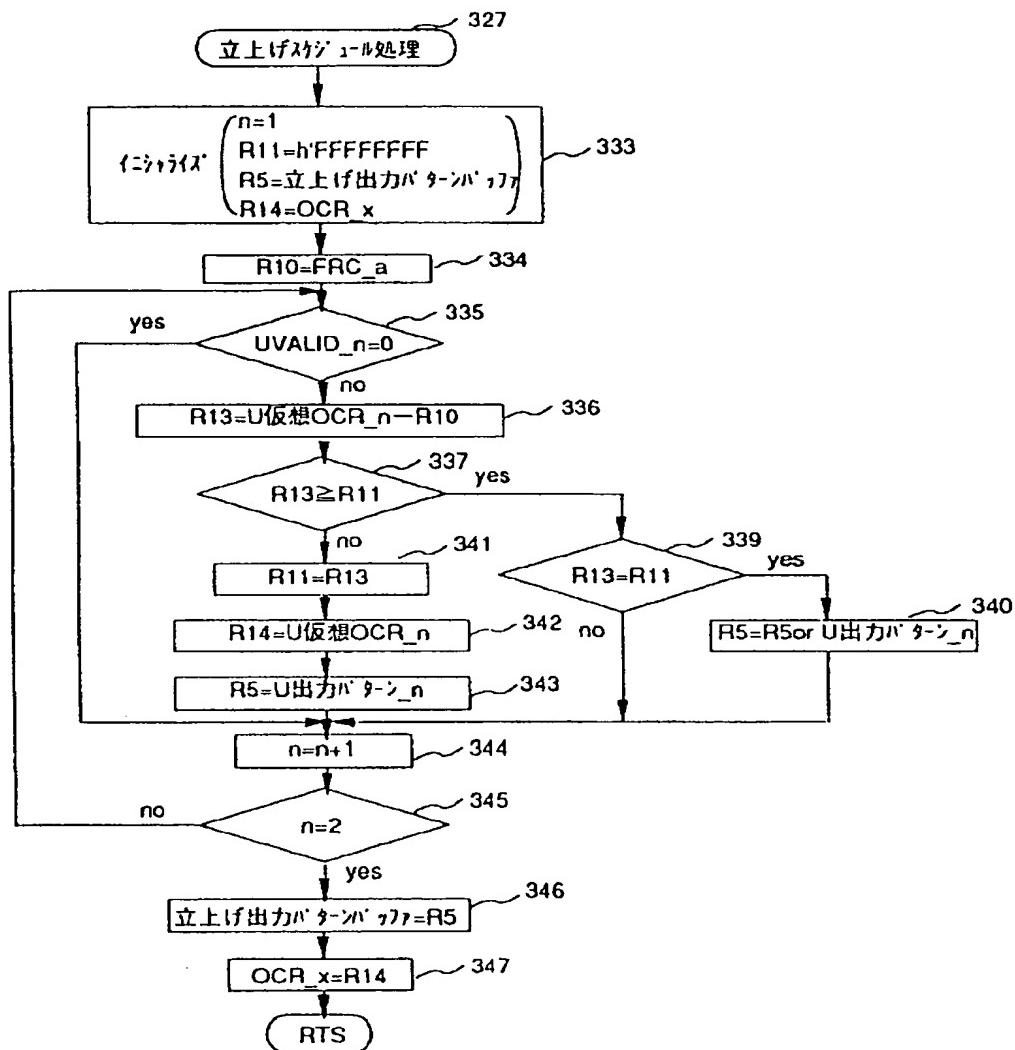
【図19】

図 19



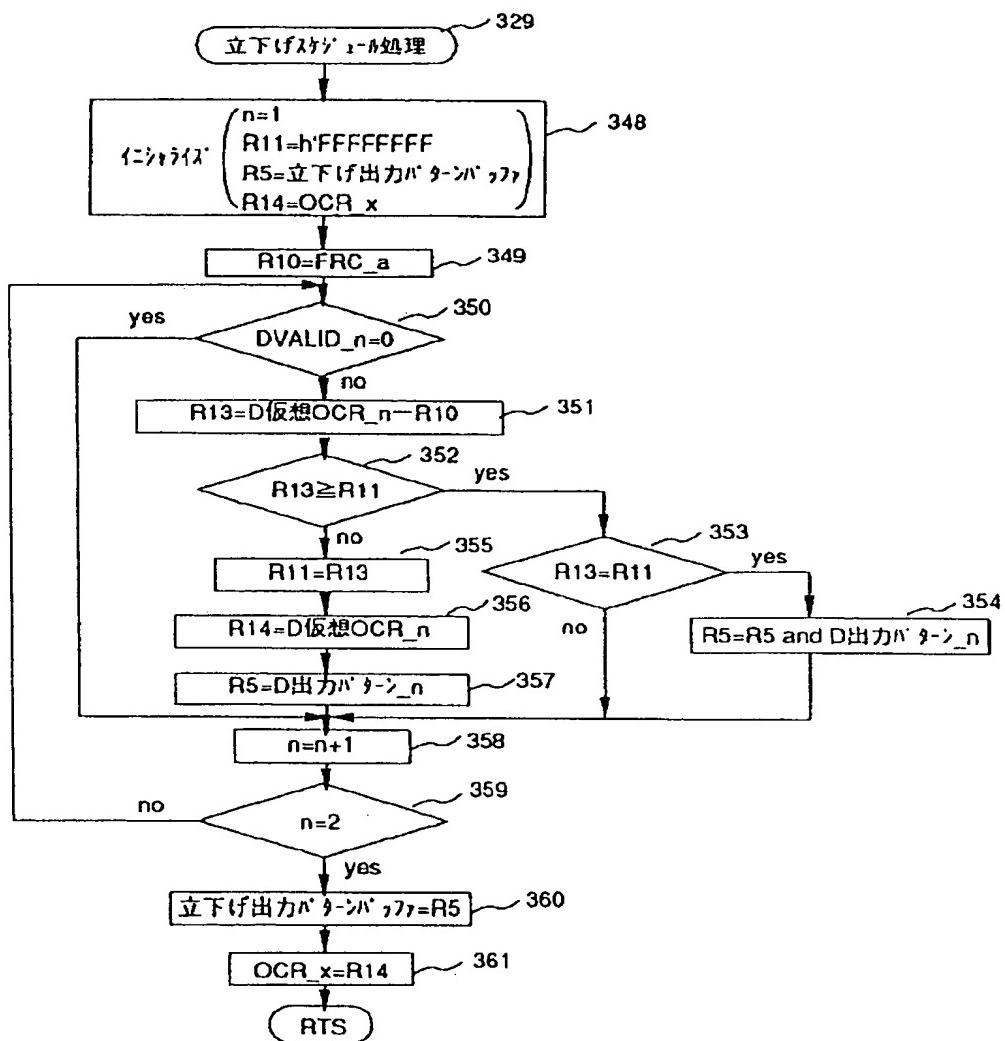
【図21】

図 21



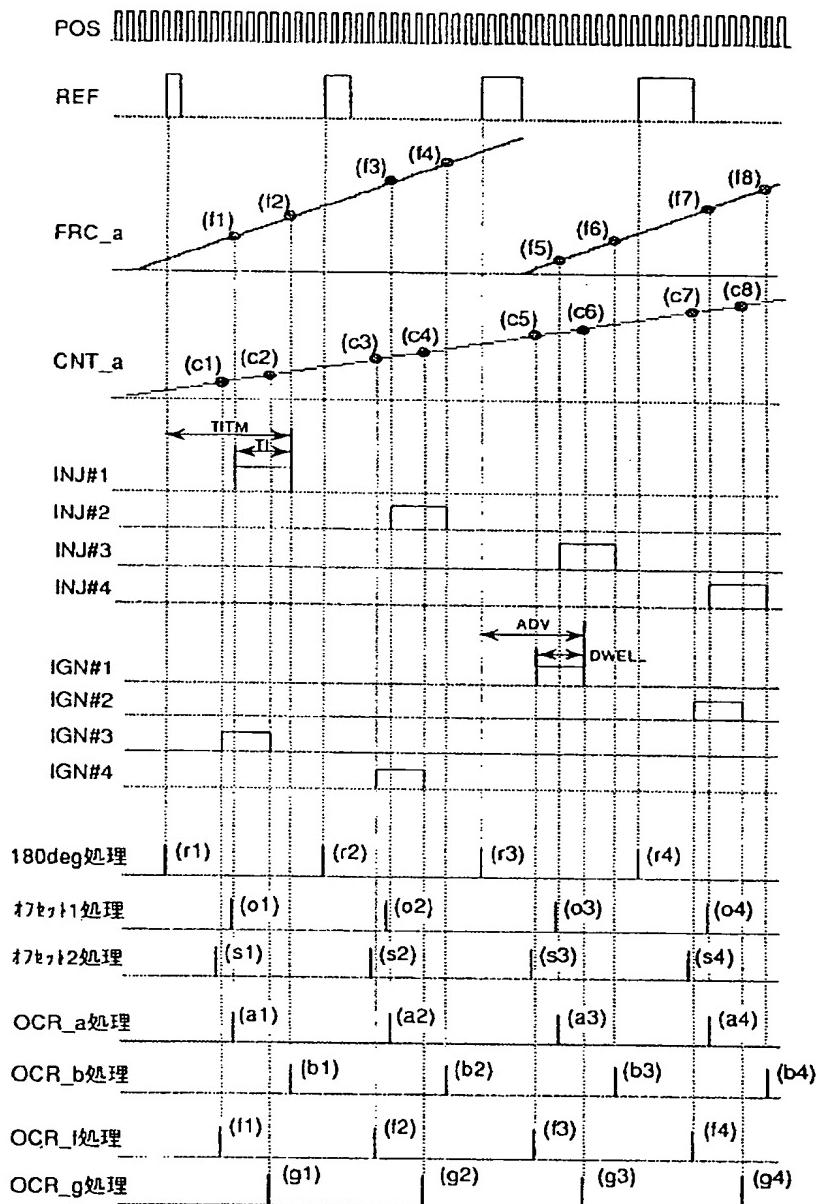
【図22】

図 22



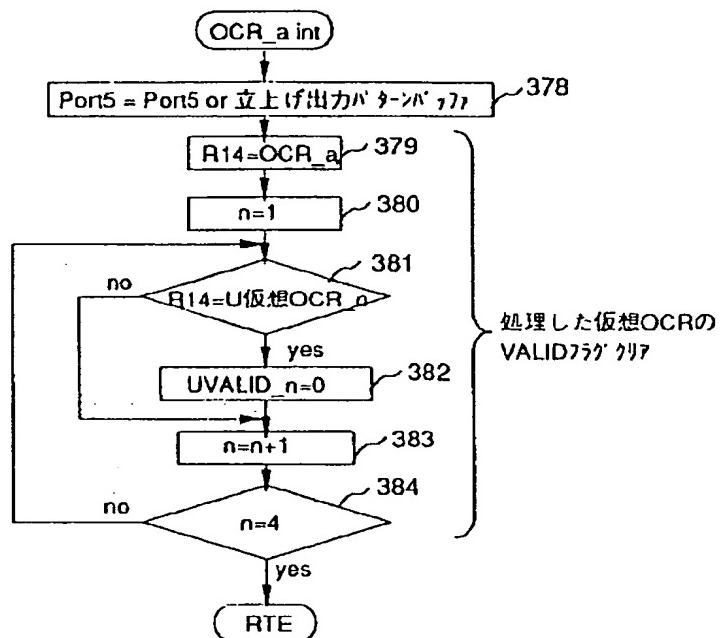
【図23】

図 23



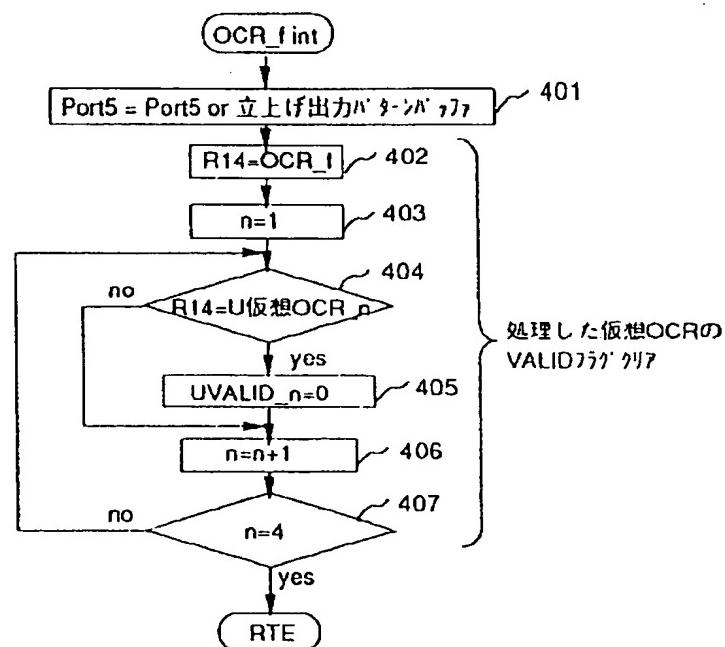
【図28】

図 28



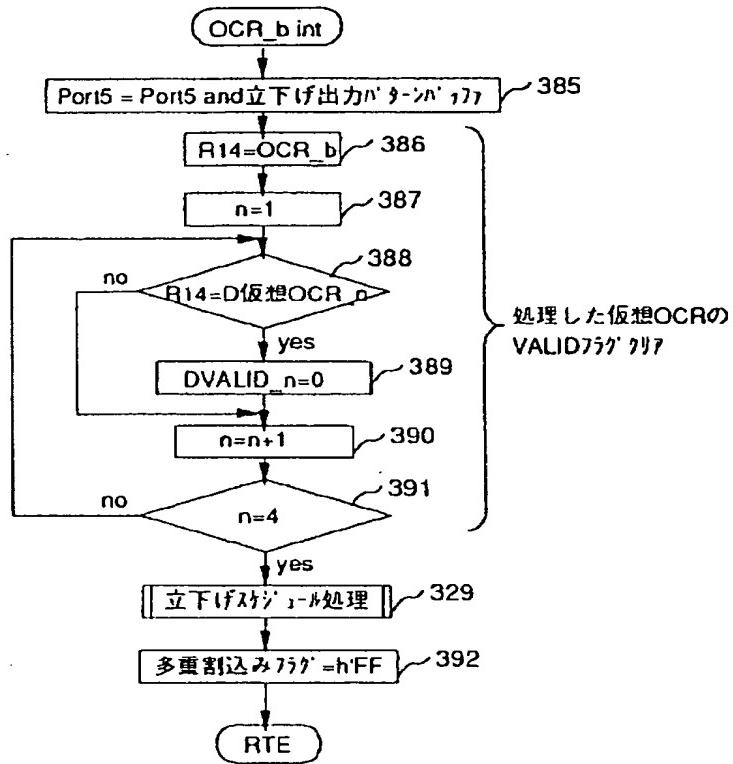
【図31】

図 31



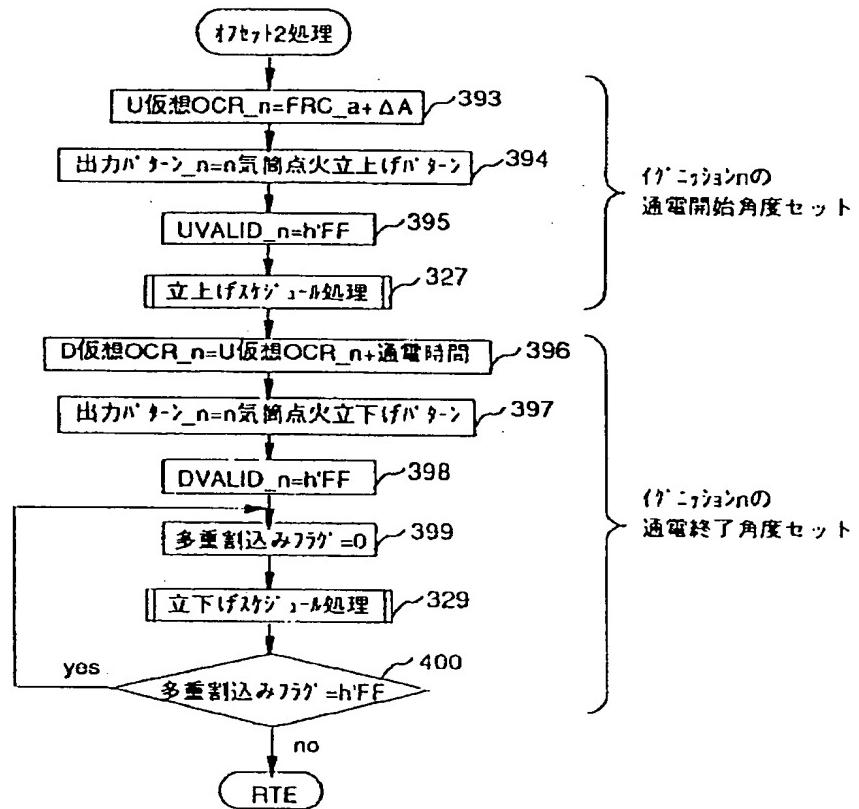
【図29】

図 29



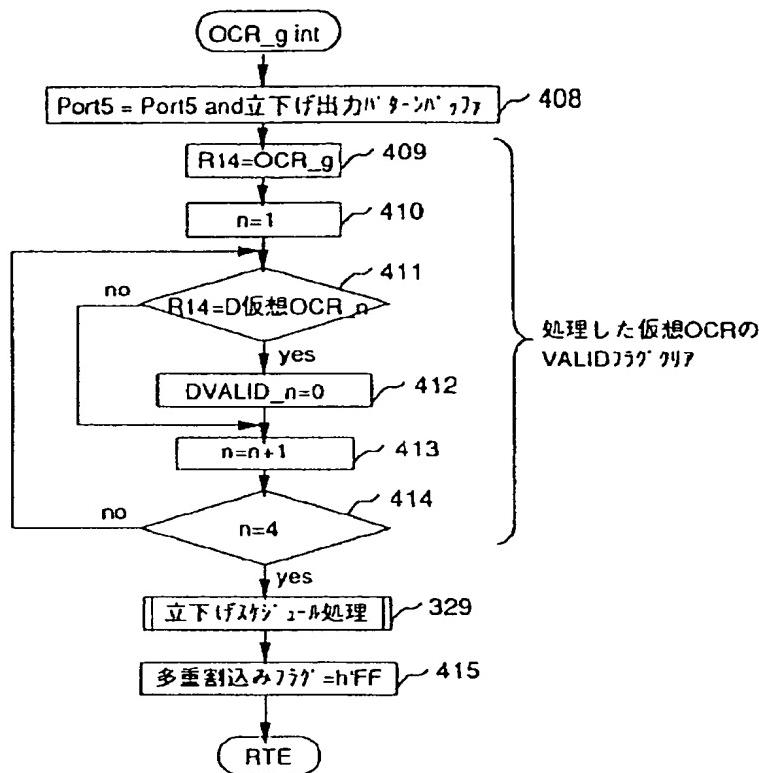
【図30】

図 30



【図32】

図 32



## 【手続補正書】

【提出日】平成7年10月4日

\* 【補正方法】変更

## 【手続補正1】

【補正対象書類名】明細書

【補正内容】

【補正対象項目名】図6

【図6】真理値図表。

\*

フロントページの続き

(72)発明者 渡部 満

茨城県ひたちなか市大字高場2520番地 株  
式会社日立製作所自動車機器事業部内

(72)発明者 市橋 哲也

茨城県ひたちなか市大字高場字鹿島谷津  
2477番地3日立オートモティブエンジニア  
リング株式会社内

(72)発明者 佐々木 昭二

茨城県ひたちなか市大字高場2520番地 株  
式会社日立製作所自動車機器事業部内